

II architecture du microprocesseur 8085

II.2. Architecture interne du 8085 [16]

La structure interne du microprocesseur est d'une très grande complexité. Pour essayer de la comprendre on peut cependant la diviser en quatre grandes sections : Accumulateur, registres généraux, UAL, Registre d'instructions, Registres d'adresses, décodeur d'instructions, contrôleur d'interruptions, contrôleur des entrées / sortie série et séquenceur.

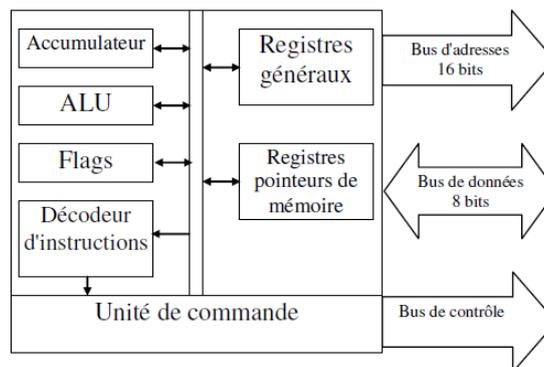


Figure II.3 : Architecture interne de base du microprocesseur 8085

Tous les blocs sont connectés avec des connexions internes appelés bus interne. Les opérations arithmétiques et logiques sont réalisées par l'unité arithmétique et logique. Les résultats sont stockés dans l'accumulateur et les drapeaux (flags). Le 8085 utilise le bus d'adresses pour envoyer les adresses vers les mémoires et périphériques, les huit lignes de données sont les lignes de transfert vers/des mémoires/interfaces d'E/S.

II.2.1 Registres de base du 8085

- Accumulateur : C'est le registre A de 8 bits. Il fait partie de l'unité arithmétique et logique. Il est utilisé pour le stockage des données et des résultats des opérations arithmétiques et logiques
- B, C, D, E, H et L : Registres généraux de 8 bits multi usages. Ils ont une utilité proche de la RAM, mais étant interne au microprocesseur, ils ont des fonctionnalités additionnelles. Ces registres peuvent être combinés comme des registres pairs BC, DE et HL pour réaliser des opérations sur 16 bits.
- PC (Program Counter): Compteur de Programme, c'est un registre de 16 bits qui supporte l'adresse du prochain octet mémoire à chercher. Quand un octet est chargé, le PC s'incrémente automatiquement par 1 (+1), pour qu'il pointe sur le prochain octet à charger.

- SP (Stack Pointer) : Pointeur de pile de taille 16 bits, il a pour rôle d'indiquer au microprocesseur l'adresse de la prochaine case disponible dans la pile.
- Registre d'état: C'est l'ensemble des drapeaux (flags) qui forment le registre d'état de 8 bits. Le registre d'état associé à l'accumulateur forme le contexte ou PSW (Program Status Word) de 16 bits.

On mentionne ici les indicateurs (flags) affectés par une instruction arithmétique ou logique, on utilise les notations suivantes :

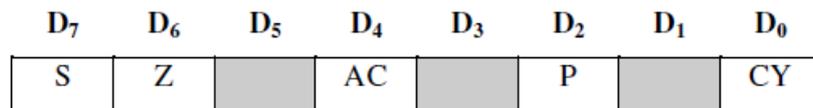


Figure II.4 : Bits du registre d'état

Les flags sont des drapeaux ou des indicateurs d'état (registre d'état). Ils indiquent l'état d'une opération effectuée par l'unité arithmétique et logique. Ce registre contient 5 bits S, Z, AC, P et CY.

- S: Sign-flag (Bit de signe). C'est le bit D7 du résultat de l'opération.
- Z: Zero-flag. Si le résultat de l'opération égale à 0 ce bit est mis à 1. Autrement il est mis à 0.
- AC : Auxilliary Carry-flag. Dans une opération arithmétique, quand une retenue est générée par le bit D3 à D4 le AC est mis à 1 sinon il est mis à 0. Il est utilisé dans les codes BCD et il n'est pas utilisé par le programmeur.
- P : Parity-flag. Après une opération arithmétique ou logique, si le résultat contient un nombre pair de 1, le drapeau P est affecté par 1. Si le résultat contient un nombre impair de 1, le drapeau P est affecté par 0.
- CY : Carry-flag. Dans une opération arithmétique, quand une retenue lors d'une addition ou un report lors d'une soustraction est générée par les huit bits le CY est mis à 1 sinon il est mis à 0. Ce bit est accessible par le programmeur.

II.2.2 Format d'une instruction

Le programme est une suite d'instruction. Une instruction est un mot binaire décrivant l'action que doit exécuter le microprocesseur, par exemple copier une case mémoire dans une autre, ajouter le contenu de deux cases mémoires etc.

Une instruction est formée par un ou plusieurs octets. Le premier champ représente l'opération à effectuer et qui est appelée l'**opcode**. Dans le 8085 l'opcode a toujours une taille de 1 octet. L'instruction est formée soit par un l'opcode ou par l'opcode et un opérande. Ce

dernier peut être spécifié par différentes formes. Il peut être une donnée de 8 bits (ou 16 bits), un registre interne ou une adresse d'une position mémoire.

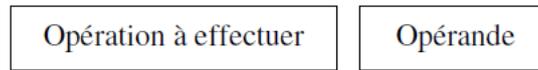


Figure II.5 : Format d'une instruction

Exemple 1 :

CMA : Complémenter le registre A.

L'opcode correspondant est 2FH. CMA est la mnémonique. Cette instruction n'a pas d'opérande. Sa taille est donc de 1 octet (une position mémoire).

Exemple 2 :

MVI A, 28H : Ecrire la valeur 28H dans le registre A.

L'opcode de MVI A est 3Eh. L'opérande 8 bits est 34h. La taille de l'instruction est 2 octets.

Exemple 3 :

LDA 1234H : Charger le contenu de l'adresse 1234H dans l'accumulateur A.

L'opcode correspondant est 3AH. LDA est la mnémonique. Cette instruction possède l'opérande 16 bits 1234H. Sa taille est donc de 3 octets.

Donc si L'adresse de CMA est 1000H, on obtiendra ce qui suit :

1000H	2FH	--> CMA	1003H	3AH	-->LDA 1234H
1001H	3EH	--> MVI A,28H	1004H	34H	
1002H	28H		1005H	12H	

II.4 Modes d'adressage

Les façons de désigner les opérandes constituent les "modes d'adressage". Le microprocesseur 8085 possède quatre modes d'adressage :

- Mode d'adressage par registre.
- Mode d'adressage immédiat.
- Mode d'adressage direct.
- Mode d'adressage indirect.

II.4.1. Adressage par registre

Ce mode d'adressage concerne tout transfert ou toute opération, entre deux registres de 8 bits.

Dans ce mode l'opérande sera stocké dans un registre interne au microprocesseur.

Exemple :

MOV A, B ; cela signifie que l'opérande stocké dans le registre B sera transféré vers le registre A. Quand on utilise l'adressage par registre, le microprocesseur effectue toutes les opérations d'une façon interne. Donc dans ce mode il n'y a pas d'échange avec la mémoire, ce qui augmente la vitesse de traitement de l'opérande.

II.4.2. Adressage immédiat

Dans ce mode d'adressage l'opérande apparaît dans l'instruction elle-même, exemple :

MVI A,50H ; cela signifie que la valeur 50H sera stockée immédiatement dans le registre A.

II.4.3. Adressage direct

Dans ce mode on spécifie directement l'adresse de l'opérande dans l'instruction. Par exemple pour charger l'accumulateur A par le contenu de l'adresse 2000H, on doit écrire : LDA 2000H

II.4.4. Adressage indirect

Dans ce mode d'adressage l'adresse de l'opérande est stockée dans un registre qu'il faut bien évidemment le charger au préalable par la bonne adresse. L'adresse de l'opérande sera stockée dans un registre pair B, D, H ou SP.

Exemple :

LXI H,1234H ; adressage immédiat codé par 21H 34H 12H

MOV A,M ; adressage indirect codé par 7E

Pour la deuxième instruction (MOV A,M), le contenu de la case mémoire dont l'adresse se trouve dans le registre pair H ((HL)=1234H) est mis dans l'accumulateur A.